



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0026677
(43) 공개일자 2020년03월11일

- | | |
|--|--|
| (51) 국제특허분류(Int. Cl.)
<i>H01L 27/15</i> (2006.01) <i>H01L 33/08</i> (2010.01)
<i>H01L 33/36</i> (2010.01) <i>H01L 33/48</i> (2010.01)
(52) CPC특허분류
<i>H01L 27/156</i> (2013.01)
<i>G09F 9/33</i> (2013.01)
(21) 출원번호 10-2019-0073649
(22) 출원일자 2019년06월20일
심사청구일자 없음 | (71) 출원인
엘지전자 주식회사
서울특별시 영등포구 여의대로 128 (여의도동)
(72) 발명자
최환준
서울특별시 서초구 양재대로11길 19
이용한
서울특별시 서초구 양재대로11길 19
(74) 대리인
박장원 |
|--|--|

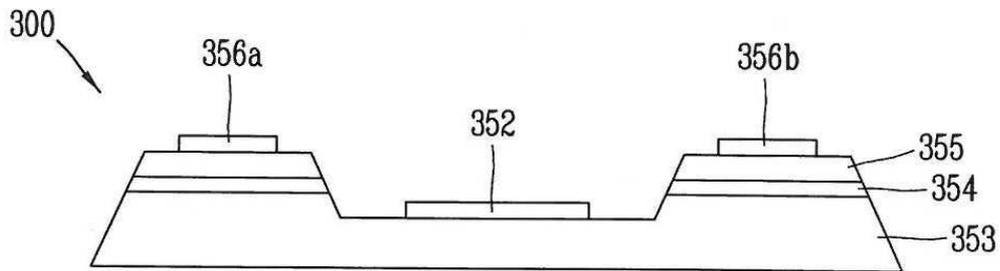
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 **마이크로 엘이디를 이용한 디스플레이 장치**

(57) 요약

본 발명은 복수의 전극라인들을 포함하는 기판 및 상기 기판 상에 배치되고, 상기 전극라인들과 전기적으로 연결되는 복수의 반도체 발광소자들을 포함하고, 상기 복수의 반도체 발광소자들 각각은, 제1도전형 반도체층, 상기 제1도전형 반도체층 상에 형성되는 제2도전형 반도체층 및 상기 제1 및 제2도전형 반도체층 사이에 형성되는 활성층을 포함하고, 상기 복수의 반도체 발광소자들 각각에 서로 이격된 복수의 활성층이 형성되도록, 상기 제2도전형 반도체층은 상기 제1도전형 반도체층 상에 복수개 형성되는 것을 특징으로 하는 디스플레이 장치를 제공한다.

대표도 - 도10



(52) CPC특허분류

H01L 33/08 (2013.01)

H01L 33/36 (2013.01)

H01L 33/48 (2013.01)

명세서

청구범위

청구항 1

복수의 전극라인들을 포함하는 기관; 및

상기 기관 상에 배치되고, 상기 전극라인들과 전기적으로 연결되는 복수의 반도체 발광소자들을 포함하고,

상기 복수의 반도체 발광소자들 각각은,

제1도전형 반도체층;

상기 제1도전형 반도체층 상에 형성되는 제2도전형 반도체층; 및

상기 제1 및 제2도전형 반도체층 사이에 형성되는 활성층을 포함하고,

상기 복수의 반도체 발광소자들 각각에 서로 이격된 복수의 활성층이 형성되도록, 상기 제2도전형 반도체층은 상기 제1도전형 반도체층 상에 복수개 형성되는 것을 특징으로 하는 디스플레이 장치.

청구항 2

제1항에 있어서,

상기 반도체 발광소자들 각각은,

상기 제1도전형 반도체층 상에 배치되는 제1도전형 전극; 및

상기 복수의 제2도전형 반도체층 각각에 배치되는 복수의 제2도전형 전극을 더 포함하고,

상기 복수의 제2도전형 반도체층 각각은 상기 전극라인들 중 어느 하나와 전기적으로 연결되는 것을 특징으로 하는 디스플레이 장치.

청구항 3

제2항에 있어서,

상기 복수의 제2도전형 반도체층 각각은 동일한 전극라인에 병렬로 연결되는 것을 특징으로 하는 디스플레이 장치.

청구항 4

제2항에 있어서,

상기 복수의 제2도전형 반도체층 각각은 서로 다른 전극라인과 전기적으로 연결되는 것을 특징으로 하는 디스플레이 장치.

청구항 5

제2항에 있어서,

상기 복수의 제2도전형 반도체층은 상기 제1도전형 반도체층의 양면 중 어느 한 면에 배치되고,

상기 제1도전형 전극은 상기 제1도전형 반도체층의 양면 중 상기 복수의 제2도전형 반도체층이 배치된 어느 한 면 상에 배치되는 것을 특징으로 하는 디스플레이 장치.

청구항 6

제2항에 있어서,

상기 복수의 제2도전형 반도체층은 상기 제1도전형 반도체층의 양면 중 어느 한 면에 배치되고,

상기 제1도전형 전극은 상기 제1도전형 반도체층의 양면 중 상기 복수의 제2도전형 반도체층이 배치된 어느 한

면과 다른 한 면 상에 배치되는 것을 특징으로 하는 디스플레이 장치.

청구항 7

제1도전형 반도체층;

상기 제1도전형 반도체층 상에 형성되는 제2도전형 반도체층; 및

상기 제1 및 제2도전형 반도체층 사이에 형성되는 활성층을 포함하고,

상기 복수의 반도체 발광소자들 각각에 서로 이격된 복수의 활성층이 형성되도록, 상기 제2도전형 반도체층은 상기 제1도전형 반도체층 상에 복수개 형성되는 것을 특징으로 하는 반도체 발광소자.

발명의 설명

기술 분야

[0001] 본 발명은 마이크로 엘이디를 이용한 디스플레이 장치에 관한 것으로 특히, 수 μm 내지 수십 μm 크기의 반도체 발광 소자를 이용한 디스플레이 장치에 관한 것이다.

배경 기술

[0002] 최근에는 디스플레이 기술분야에서 박형, 플렉서블 등의 우수한 특성을 가지는 디스플레이 장치가 개발되고 있다. 이에 반해, 현재 상용화된 주요 디스플레이는 LCD(Liquid Crystal Display)와 AMOLED(Active Matrix Organic Light Emitting Diodes)로 대표되고 있다.

[0003] 그러나, LCD의 경우에 빠르지 않은 반응 시간과, 플렉서블의 구현이 어렵다는 문제점이 존재하고, AMOLED의 경우 수명이 짧고, 양산 수율이 좋지 않다는 취약점이 존재한다.

[0004] 한편, 발광 다이오드(Light Emitting Diode: LED)는 전류를 빛으로 변환시키는 잘 알려진 반도체 발광소자로서, 1962년 GaAsP 화합물 반도체를 이용한 적색 LED가 상품화된 것을 시작으로 GaP:N 계열의 녹색 LED와 함께 정보통신기기를 비롯한 전자장치의 표시 화상용 광원으로 이용되어 왔다. 따라서, 상기 반도체 발광소자를 이용하여 디스플레이를 구현하여, 상기의 문제점을 해결하는 방안이 제시될 수 있다.

[0005] 한편, 반도체 발광소자를 이용한 디스플레이 장치 제조 시, 고온에 노출되는 단계가 있을 수 있다. 종래 반도체 발광소자를 이용한 디스플레이 장치에서는 전도성 접착제가 주로 활용되는데, 상기 전도성 접착제가 고온에 노출될 경우, 접착력을 잃어 반도체 발광소자가 기판으로부터 이탈할 가능성이 있다. 이는 디스플레이 장치의 생산성을 저하시키는 요인이 된다. 이에, 전도성 접착제를 사용하지 않고, 디스플레이 장치를 제조하기 위한 시도가 이루어지고 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명의 일 목적은 반도체 발광소자의 일부가 파손되더라도 발광능력을 유지할 수 있는 반도체 발광소자를 제공하는 것이다.

과제의 해결 수단

[0007] 본 발명은 복수의 전극라인들을 포함하는 기판 및 상기 기판 상에 배치되고, 상기 전극라인들과 전기적으로 연결되는 복수의 반도체 발광소자들을 포함하고, 상기 복수의 반도체 발광소자들 각각은, 제1도전형 반도체층, 상기 제1도전형 반도체층 상에 형성되는 제2도전형 반도체층 및 상기 제1 및 제2도전형 반도체층 사이에 형성되는 활성층을 포함하고, 상기 복수의 반도체 발광소자들 각각에 서로 이격된 복수의 활성층이 형성되도록, 상기 제2도전형 반도체층은 상기 제1도전형 반도체층 상에 복수개 형성되는 것을 특징으로 하는 디스플레이 장치를 제공한다.

[0008] 일 실시 예에 있어서, 상기 반도체 발광소자들 각각은 상기 제1도전형 반도체층 상에 배치되는 제1도전형 전극 및 상기 복수의 제2도전형 반도체층 각각에 배치되는 복수의 제2도전형 전극을 더 포함하고, 상기 복수의 제2도전형 반도체층 각각은 상기 전극라인들 중 어느 하나와 전기적으로 연결될 수 있다.

- [0009] 일 실시 예에 있어서, 상기 복수의 제2도전형 반도체층 각각은 동일한 전극라인에 병렬로 연결될 수 있다.
- [0010] 일 실시 예에 있어서, 상기 복수의 제2도전형 반도체층 각각은 서로 다른 전극라인과 전기적으로 연결될 수 있다.
- [0011] 일 실시 예에 있어서, 상기 복수의 제2도전형 반도체층은 상기 제1도전형 반도체층의 양면 중 어느 한 면에 배치되고, 상기 제1도전형 전극은 상기 제1도전형 반도체층의 양면 중 상기 복수의 제2도전형 반도체층이 배치된 어느 한면 상에 배치될 수 있다.
- [0012] 일 실시 예에 있어서, 상기 복수의 제2도전형 반도체층은 상기 제1도전형 반도체층의 양면 중 어느 한 면에 배치되고, 상기 제1도전형 전극은 상기 제1도전형 반도체층의 양면 중 상기 복수의 제2도전형 반도체층이 배치된 어느 한면과 다른 한면 상에 배치될 수 있다.
- [0013] 또한, 본 발명은 제1도전형 반도체층, 상기 제1도전형 반도체층 상에 형성되는 제2도전형 반도체층 및 상기 제1 및 제2도전형 반도체층 사이에 형성되는 활성층을 포함하고, 상기 복수의 반도체 발광소자들 각각에 서로 이격된 복수의 활성층이 형성되도록, 상기 제2도전형 반도체층은 상기 제1도전형 반도체층 상에 복수개 형성되는 것을 특징으로 하는 반도체 발광소자를 제공한다.

발명의 효과

- [0014] 본 발명에 따른 반도체 발광소자는 복수의 발광영역을 포함하기 때문에, 일부 발광 영역의 발광 능력이 상실되더라도, 반도체 발광소자의 발광능력을 유지할 수 있게 된다. 이에 따라, 반도체 발광소자의 파손에 대비하여 서브 픽셀 별로 복수의 반도체 발광소자를 배치할 필요가 없게 된다. 이를 통해, 본 발명은 반도체 발광소자 간의 간격이 매우 작은 고해상도 디스플레이를 구현할 수 있게 된다.

도면의 간단한 설명

- [0015] 도 1은 본 발명의 반도체 발광소자를 이용한 디스플레이 장치의 일 실시예를 나타내는 개념도이다.
- 도 2는 도 1의 A부분의 부분 확대도이고, 도 3a 및 도 3b는 도 2의 라인 B-B 및 C-C를 따라 취한 단면도들이다.
- 도 4는 도 3의 플립 칩 타입 반도체 발광소자를 나타내는 개념도이다.
- 도 5a 내지 도 5c는 플립 칩 타입 반도체 발광소자와 관련하여 컬러를 구현하는 여러가지 형태를 나타내는 개념도들이다.
- 도 6은 본 발명의 반도체 발광소자를 이용한 디스플레이 장치의 제조방법을 나타낸 단면도들이다.
- 도 7은 발명의 반도체 발광소자를 이용한 디스플레이 장치의 다른 일 실시예를 나타내는 사시도이다.
- 도 8은 도 7의 라인 D-D를 따라 취한 단면도이다.
- 도 9는 도 8의 수직형 반도체 발광소자를 나타내는 개념도이다.
- 도 10은 본 발명의 일 실시 예에 따른 반도체 발광소자의 단면도이다.
- 도 11 및 12는 본 발명에 따른 반도체 발광소자의 평면도이다.
- 도 13은 본 발명의 반도체 발광소자와 배선 전극이 연결된 모습을 나타내는 개념도이다.
- 도 14는 본 발명에 따른 반도체 발광소자의 다양한 실시 예를 나타내는 개념도이다.
- 도 15는 복수의 활성층을 포함하는 수직형 반도체 발광소자를 나타내는 개념도이다.

발명을 실시하기 위한 구체적인 내용

- [0016] 이하, 첨부된 도면을 참조하여 본 명세서에 개시된 실시 예를 상세히 설명하되, 도면 부호에 관계없이 동일하거나 유사한 구성요소는 동일한 참조 번호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다. 이하의 설명에서 사용되는 구성요소에 대한 접미사 "모듈" 및 "부"는 명세서 작성의 용이함만이 고려되어 부여되거나 혼용되는 것으로서, 그 자체로 서로 구별되는 의미 또는 역할을 갖는 것은 아니다. 또한, 본 명세서에 개시된 실시 예를 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 명세서에 개시된 실시 예의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다. 또한, 첨부된 도면은 본 명세서에 개시된 실시 예를 쉽게 이

해할 수 있도록 하기 위한 것일 뿐, 첨부된 도면에 의해 본 명세서에 개시된 기술적 사상이 제한되는 것으로 해석되어서는 아니 됨을 유의해야 한다.

- [0017] 또한, 층, 영역 또는 기관과 같은 요소가 다른 구성요소 "상(on)"에 존재하는 것으로 언급될 때, 이것은 직접적으로 다른 요소 상에 존재하거나 또는 그 사이에 중간 요소가 존재할 수도 있다는 것을 이해할 수 있을 것이다.
- [0018] 본 명세서에서 설명되는 디스플레이 장치에는 휴대폰, 스마트 폰(smart phone), 노트북 컴퓨터(laptop computer), 디지털방송용 단말기, PDA(personal digital assistants), PMP(portable multimedia player), 네비게이션, 슬레이트 피씨(Slate PC), Tablet PC, Ultra Book, 디지털 TV, 데스크탑 컴퓨터 등이 포함될 수 있다. 그러나, 본 명세서에 기재된 실시 예에 따른 구성은 추후 개발되는 새로운 제품형태이라도, 디스플레이가 가능한 장치에는 적용될 수도 있음을 본 기술분야의 당업자라면 쉽게 알 수 있을 것이다.
- [0019] 도 1은 본 발명의 반도체 발광소자를 이용한 디스플레이 장치의 일 실시예를 나타내는 개념도이다.
- [0020] 도시에 의하면, 디스플레이 장치(100)의 제어부에서 처리되는 정보는 플렉서블 디스플레이(flexible display)를 이용하여 표시될 수 있다.
- [0021] 플렉서블 디스플레이는 외력에 의하여 휘어질 수 있는, 구부러질 수 있는, 비틀어질 수 있는, 접힐 수 있는, 말려질 수 있는 디스플레이를 포함한다. 예를 들어, 플렉서블 디스플레이는 기존의 평판 디스플레이의 디스플레이 특성을 유지하면서, 종이와 같이 휘어지거나, 구부리거나, 접을 수 있거나 말 수 있는 얇고 유연한 기관 위에 제작되는 디스플레이가 될 수 있다.
- [0022] 상기 플렉서블 디스플레이가 휘어지지 않는 상태(예를 들어, 무한대의 곡률반경을 가지는 상태, 이하 제1상태라 한다)에서는 상기 플렉서블 디스플레이의 디스플레이 영역이 평면이 된다. 상기 제1상태에서 외력에 의하여 휘어진 상태(예를 들어, 유한의 곡률반경을 가지는 상태, 이하, 제2상태라 한다)에서는 상기 디스플레이 영역이 곡면이 될 수 있다. 도시와 같이, 상기 제2상태에서 표시되는 정보는 곡면상에 출력되는 시각 정보가 될 수 있다. 이러한 시각 정보는 매트릭스 형태로 배치되는 단위 화소(sub-pixel)의 발광이 독자적으로 제어됨에 의하여 구현된다. 상기 단위 화소는 하나의 색을 구현하기 위한 최소 단위를 의미한다.
- [0023] 상기 플렉서블 디스플레이의 단위 화소는 반도체 발광소자에 의하여 구현될 수 있다. 본 발명에서는 전류를 빛으로 변환시키는 반도체 발광소자의 일 종류로서 발광 다이오드(Light Emitting Diode: LED)를 예시한다. 상기 발광 다이오드는 작은 크기로 형성되며, 이를 통하여 상기 제2상태에서도 단위 화소의 역할을 할 수 있게 된다.
- [0024] 이하, 상기 발광 다이오드를 이용하여 구현된 플렉서블 디스플레이에 대하여 도면을 참조하여 보다 상세히 설명한다.
- [0025] 도 2는 도 1의 A부분의 부분 확대도이고, 도 3a 및 도 3b는 도 2의 라인 B-B 및 C-C를 따라 취한 단면도들이며, 도 4는 도 3a의 플립 칩 타입 반도체 발광소자를 나타내는 개념도이고, 도 5a 내지 도 5c는 플립 칩 타입 반도체 발광소자와 관련하여 컬러를 구현하는 여러가지 형태를 나타내는 개념도들이다.
- [0026] 도 2, 도 3a 및 도 3b의 도시에 의하면, 반도체 발광소자를 이용한 디스플레이 장치(100)로서 패시브 매트릭스(Passive Matrix, PM) 방식의 반도체 발광소자를 이용한 디스플레이 장치(100)를 예시한다. 다만, 이하 설명되는 예시는 액티브 매트릭스(Active Matrix, AM) 방식의 반도체 발광소자에도 적용 가능하다.
- [0027] 상기 디스플레이 장치(100)는 제1기관(110), 제1전극(120), 전도성 접촉층(130), 제2전극(140) 및 복수의 반도체 발광소자(150)를 포함한다.
- [0028] 제1기관(110)은 플렉서블 기관일 수 있다. 예를 들어, 플렉서블(flexible) 디스플레이 장치를 구현하기 위하여 제1기관(110)은 유리나 폴리이미드(PI, Polyimide)를 포함할 수 있다. 이외에도 절연성이 있고, 유연성 있는 재질이면, 예를 들어 PEN(Polyethylene Naphthalate), PET(Polyethylene Terephthalate) 등 어느 것이라도 사용될 수 있다. 또한, 상기 제1기관(110)은 투명한 재질 또는 불투명한 재질 어느 것이나 될 수 있다.
- [0029] 상기 제1기관(110)은 제1전극(120)이 배치되는 배선기관이 될 수 있으며, 따라서 상기 제1전극(120)은 제1기관(110) 상에 위치할 수 있다.
- [0030] 도시에 의하면, 절연층(160)은 제1전극(120)이 위치한 제1기관(110) 상에 배치될 수 있으며, 상기 절연층(160)에는 보조전극(170)이 위치할 수 있다. 이 경우에, 상기 제1기관(110)에 절연층(160)이 적층된 상태가 하나의 배선기관이 될 수 있다. 보다 구체적으로, 절연층(160)은 폴리이미드(PI, Polyimide), PET, PEN 등과 같이 절연성이 있고, 유연성 있는 재질로, 상기 제1기관(110)과 일체로 이루어져 하나의 기관을 형성할 수 있다.

- [0031] 보조전극(170)은 제1전극(120)과 반도체 발광소자(150)를 전기적으로 연결하는 전극으로서, 절연층(160) 상에 위치하고, 제1전극(120)의 위치에 대응하여 배치된다. 예를 들어, 보조전극(170)은 닷(dot) 형태이며, 절연층(160)을 관통하는 전극홀(171)에 의하여 제1전극(120)과 전기적으로 연결될 수 있다. 상기 전극홀(171)은 비아 홀에 도전물질이 채워짐에 의하여 형성될 수 있다.
- [0032] 본 도면들을 참조하면, 절연층(160)의 일면에는 전도성 접착층(130)이 형성되나, 본 발명은 반드시 이에 한정되는 것은 아니다. 예를 들어, 절연층(160)과 전도성 접착층(130)의 사이에 특정 기능을 수행하는 레이어가 형성되거나, 절연층(160)이 없이 전도성 접착층(130)이 제1기판(110)상에 배치되는 구조도 가능하다. 전도성 접착층(130)이 제1기판(110)상에 배치되는 구조에서는 전도성 접착층(130)이 절연층의 역할을 할 수 있다.
- [0033] 상기 전도성 접착층(130)은 접착성과 전도성을 가지는 층이 될 수 있으며, 이를 위하여 상기 전도성 접착층(130)에서는 전도성을 가지는 물질과 접착성을 가지는 물질이 혼합될 수 있다. 또한 전도성 접착층(130)은 연성을 가지며, 이를 통하여 디스플레이 장치에서 플렉서블 기능을 가능하게 한다.
- [0034] 이러한 예로서, 전도성 접착층(130)은 이방성 전도성 필름(anisotropy conductive film, ACF), 이방성 전도 페이스트(paste), 전도성 입자를 함유한 솔루션(solution) 등이 될 수 있다. 상기 전도성 접착층(130)은 두께를 관통하는 Z 방향으로 전기적 상호 연결을 허용하나, 수평적인 X-Y 방향으로 전기절연성을 가지는 레이어로서 구성될 수 있다. 따라서 상기 전도성 접착층(130)은 Z축 전도층으로 명명될 수 있다(다만, 이하 '전도성 접착층'이라 한다).
- [0035] 상기 이방성 전도성 필름은 이방성 전도매질(anisotropic conductive medium)이 절연성 베이스부재에 혼합된 형태의 필름으로서, 열 및 압력이 가해지면 특정 부분만 이방성 전도매질에 의하여 전도성을 가지게 된다. 이하, 상기 이방성 전도성 필름에는 열 및 압력이 가해지는 것으로 설명하나, 상기 이방성 전도성 필름이 부분적으로 전도성을 가지기 위하여 다른 방법도 가능하다. 이러한 방법은, 예를 들어 상기 열 및 압력 중 어느 하나만이 가해지거나 UV 경화 등이 될 수 있다.
- [0036] 또한, 상기 이방성 전도매질은 예를 들어, 도전볼이나 전도성 입자가 될 수 있다. 도시에 의하면, 본 예시에서 상기 이방성 전도성 필름은 도전볼이 절연성 베이스 부재에 혼합된 형태의 필름으로서, 열 및 압력이 가해지면 특정부분만 도전볼에 의하여 전도성을 가지게 된다. 이방성 전도성 필름은 전도성 물질의 코어가 폴리머 재질의 절연막에 의하여 피복된 복수의 입자가 함유된 상태가 될 수 있으며, 이 경우에 열 및 압력이 가해진 부분이 절연막이 파괴되면서 코어에 의하여 도전성을 가지게 된다. 이때, 코어의 형태는 변형되어 필름의 두께방향으로 서로 접촉하는 층을 이룰 수 있다. 보다 구체적인 예로서, 열 및 압력은 이방성 전도성 필름에 전체적으로 가해지며, 이방성 전도성 필름에 의하여 접착되는 상대물의 높이차에 의하여 Z축 방향의 전기적 연결이 부분적으로 형성된다.
- [0037] 다른 예로서, 이방성 전도성 필름은 절연 코어에 전도성 물질이 피복된 복수의 입자가 함유된 상태가 될 수 있다. 이 경우에는 열 및 압력이 가해진 부분이 전도성 물질이 변형되어(눌러 붙어서) 필름의 두께방향으로 전도성을 가지게 된다. 또 다른 예로서, 전도성 물질이 Z축 방향으로 절연성 베이스 부재를 관통하여 필름의 두께방향으로 전도성을 가지는 형태도 가능하다. 이 경우에, 전도성 물질은 뾰족한 단부를 가질 수 있다.
- [0038] 도시에 의하면, 상기 이방성 전도성 필름은 도전볼이 절연성 베이스 부재의 일면에 삽입된 형태로 구성되는 고정배열 이방성 전도성 필름(fixed array ACF)가 될 수 있다. 보다 구체적으로, 절연성 베이스부재는 접착성을 가지는 물질로 형성되며, 도전볼은 상기 절연성 베이스부재의 바닥부분에 집중적으로 배치되며, 상기 베이스부재에서 열 및 압력이 가해지면 상기 도전볼과 함께 변형됨에 따라 수직방향으로 전도성을 가지게 된다.
- [0039] 다만, 본 발명은 반드시 이에 한정되는 것은 아니며, 상기 이방성 전도성 필름은 절연성 베이스부재에 도전볼이 랜덤하게 혼입된 형태나, 복수의 층으로 구성되며 어느 한 층에 도전볼이 배치되는 형태(double-ACF) 등이 모두 가능하다.
- [0040] 이방성 전도 페이스트는 페이스트와 도전볼의 결합형태로서, 절연성 및 접착성의 베이스 물질에 도전볼이 혼합된 페이스트가 될 수 있다. 또한, 전도성 입자를 함유한 솔루션은 전도성 particle 혹은 nano 입자를 함유한 형태의 솔루션이 될 수 있다.
- [0041] 다시 도면을 참조하면, 제2전극(140)은 보조전극(170)과 이격하여 절연층(160)에 위치한다. 즉, 상기 전도성 접착층(130)은 보조전극(170) 및 제2전극(140)이 위치하는 절연층(160) 상에 배치된다.
- [0042] 절연층(160)에 보조전극(170)과 제2전극(140)이 위치한 상태에서 전도성 접착층(130)을 형성한 후에, 반도체 발

광소자(150)를 열 및 압력을 가하여 플립 칩 형태로 접속시키면, 상기 반도체 발광소자(150)는 제1전극(120) 및 제2전극(140)과 전기적으로 연결된다.

- [0043] 도 4를 참조하면, 상기 반도체 발광소자는 플립 칩 타입(flip chip type)의 발광 소자가 될 수 있다.
- [0044] 예를 들어, 상기 반도체 발광소자는 p형 전극(156), p형 전극(156)이 형성되는 p형 반도체층(155), p형 반도체층(155) 상에 형성된 활성층(154), 활성층(154) 상에 형성된 n형 반도체층(153) 및 n형 반도체층(153) 상에서 p형 전극(156)과 수평방향으로 이격 배치되는 n형 전극(152)을 포함한다. 이 경우, p형 전극(156)은 보조전극(170)과 전도성 접촉층(130)에 의하여 전기적으로 연결될 수 있고, n형 전극(152)은 제2전극(140)과 전기적으로 연결될 수 있다.
- [0045] 다시 도 2, 도 3a 및 도 3b를 참조하면, 보조전극(170)은 일방향으로 길게 형성되어, 하나의 보조전극이 복수의 반도체 발광소자(150)에 전기적으로 연결될 수 있다. 예를 들어, 보조전극을 중심으로 좌우의 반도체 발광소자들의 p형 전극들이 하나의 보조전극에 전기적으로 연결될 수 있다.
- [0046] 보다 구체적으로, 열 및 압력에 의하여 전도성 접촉층(130)의 내부로 반도체 발광소자(150)가 압입되며, 이를 통하여 반도체 발광소자(150)의 p형 전극(156)과 보조전극(170) 사이의 부분과, 반도체 발광소자(150)의 n형 전극(152)과 제2전극(140) 사이의 부분에서만 전도성을 가지게 되고, 나머지 부분에서는 반도체 발광소자의 압입이 없어 전도성을 가지지 않게 된다. 이와 같이, 전도성 접촉층(130)은 반도체 발광소자(150)와 보조전극(170) 사이 및 반도체 발광소자(150)와 제2전극(140) 사이를 상호 결합시켜줄 뿐만 아니라 전기적 연결까지 형성시킨다.
- [0047] 또한, 복수의 반도체 발광소자(150)는 발광 소자 어레이(array)를 구성하며, 발광 소자 어레이에는 형광체층(180)이 형성된다.
- [0048] 발광 소자 어레이는 자체 휘도값이 상이한 복수의 반도체 발광소자들을 포함할 수 있다. 각각의 반도체 발광소자(150)는 단위 화소를 구성하며, 제1전극(120)에 전기적으로 연결된다. 예를 들어, 제1전극(120)은 복수 개일 수 있고, 반도체 발광소자들은 예컨대 수 열로 배치되며, 각 열의 반도체 발광소자들은 상기 복수 개의 제1전극 중 어느 하나에 전기적으로 연결될 수 있다.
- [0049] 또한, 반도체 발광소자들이 플립 칩 형태로 접속되므로, 투명 유전체 기판에 성장시킨 반도체 발광소자들을 이용할 수 있다. 또한, 상기 반도체 발광소자들은 예컨대 질화물 반도체 발광소자일 수 있다. 반도체 발광소자(150)는 휘도가 우수하므로, 작은 크기로도 개별 단위 픽셀을 구성할 수 있다.
- [0050] 도시에 의하면, 반도체 발광소자(150)의 사이에 격벽(190)이 형성될 수 있다. 이 경우, 격벽(190)은 개별 단위 화소를 서로 분리하는 역할을 할 수 있으며, 전도성 접촉층(130)과 일체로 형성될 수 있다. 예를 들어, 이방성 전도성 필름에 반도체 발광소자(150)가 삽입됨에 의하여 이방성 전도성 필름의 베이스부재가 상기 격벽을 형성할 수 있다.
- [0051] 또한, 상기 이방성 전도성 필름의 베이스부재가 블랙이면, 별도의 블랙 절연체가 없어도 상기 격벽(190)이 반사 특성을 가지는 동시에 대비비(contrast)가 증가될 수 있다.
- [0052] 다른 예로서, 상기 격벽(190)으로 반사성 격벽이 별도로 구비될 수 있다. 이 경우에, 상기 격벽(190)은 디스플레이 장치의 목적에 따라 블랙(Black) 또는 화이트(White) 절연체를 포함할 수 있다. 화이트 절연체의 격벽을 이용할 경우 반사성을 높이는 효과가 있을 수 있고, 블랙 절연체의 격벽을 이용할 경우, 반사 특성을 가지는 동시에 대비비(contrast)를 증가시킬 수 있다.
- [0053] 형광체층(180)은 반도체 발광소자(150)의 외면에 위치할 수 있다. 예를 들어, 반도체 발광소자(150)는 청색(B) 광을 발광하는 청색 반도체 발광소자이고, 형광체층(180)은 상기 청색(B) 광을 단위 화소의 색상으로 변환시키는 기능을 수행한다. 상기 형광체층(180)은 개별 화소를 구성하는 적색 형광체(181) 또는 녹색 형광체(182)가 될 수 있다.
- [0054] 즉, 적색의 단위 화소를 이루는 위치에서, 청색 반도체 발광소자(151) 상에는 청색 광을 적색(R) 광으로 변환시킬 수 있는 적색 형광체(181)가 적층될 수 있고, 녹색의 단위 화소를 이루는 위치에서는, 청색 반도체 발광소자(151) 상에 청색 광을 녹색(G) 광으로 변환시킬 수 있는 녹색 형광체(182)가 적층될 수 있다. 또한, 청색의 단위 화소를 이루는 부분에는 청색 반도체 발광소자(151)만 단독으로 이용될 수 있다. 이 경우, 적색(R), 녹색(G) 및 청색(B)의 단위 화소들이 하나의 화소를 이룰 수 있다. 보다 구체적으로, 제1전극(120)의 각 라인을 따라 하나의 색상의 형광체가 적층될 수 있다. 따라서, 제1전극(120)에서 하나의 라인은 하나의 색상을 제어하는 전극

이 될 수 있다. 즉, 제2전극(140)을 따라서, 적색(R), 녹색(G) 및 청색(B)이 차례로 배치될 수 있으며, 이를 통하여 단위 화소가 구현될 수 있다.

- [0055] 다만, 본 발명은 반드시 이에 한정되는 것은 아니며, 형광체 대신에 반도체 발광소자(150)와 퀀텀닷(QD)이 조합되어 적색(R), 녹색(G) 및 청색(B)의 단위 화소들을 구현할 수 있다.
- [0056] 또한, 대비비(contrast) 향상을 위하여 각각의 형광체층들의 사이에는 블랙 매트릭스(191)가 배치될 수 있다. 즉, 이러한 블랙 매트릭스(191)는 명암의 대조를 향상시킬 수 있다.
- [0057] 다만, 본 발명은 반드시 이에 한정되는 것은 아니며, 청색, 적색, 녹색을 구현하기 위한 다른 구조가 적용될 수 있다.
- [0058] 도 5a를 참조하면, 각각의 반도체 발광소자(150)는 질화 갈륨(GaN)을 주로 하여, 인듐(In) 및/또는 알루미늄(Al)이 함께 첨가되어 청색을 비롯한 다양한 빛을 발광하는 고효율의 발광 소자로 구현될 수 있다.
- [0059] 이 경우, 반도체 발광소자(150)는 각각 단위 화소(sub-pixel)를 이루기 위하여 적색, 녹색 및 청색 반도체 발광소자일 수 있다. 예컨대, 적색, 녹색 및 청색 반도체 발광소자(R, G, B)가 교대로 배치되고, 적색, 녹색 및 청색 반도체 발광소자에 의하여 적색(Red), 녹색(Green) 및 청색(Blue)의 단위 화소들이 하나의 화소(pixel)를 이루며, 이를 통하여 풀 칼라 디스플레이가 구현될 수 있다.
- [0060] 도 5b를 참조하면, 반도체 발광소자는 황색 형광체층이 개별 소자마다 구비된 백색 발광 소자(W)를 구비할 수 있다. 이 경우에는, 단위 화소를 이루기 위하여, 백색 발광 소자(W) 상에 적색 형광체층(181), 녹색 형광체층(182), 및 청색 형광체층(183)이 구비될 수 있다. 또한, 이러한 백색 발광 소자(W) 상에 적색, 녹색, 및 청색이 반복되는 컬러 필터를 이용하여 단위 화소를 이룰 수 있다.
- [0061] 도 5c를 참조하면, 자외선 발광 소자(UV) 상에 적색 형광체층(181), 녹색 형광체층(182), 및 청색 형광체층(183)이 구비되는 구조도 가능하다. 이와 같이, 반도체 발광소자는 가시광선뿐만 아니라 자외선(UV)까지 전영역에 사용가능하며, 자외선(UV)이 상부 형광체의 여기원(excitation source)으로 사용가능한 반도체 발광소자의 형태로 확장될 수 있다.
- [0062] 본 예시를 다시 살펴보면, 반도체 발광소자(150)는 전도성 접착층(130) 상에 위치되어, 디스플레이 장치에서 단위 화소를 구성한다. 반도체 발광소자(150)는 휘도가 우수하므로, 작은 크기로도 개별 단위 화소를 구성할 수 있다. 이와 같은 개별 반도체 발광소자(150)의 크기는 한 변의 길이가 80 μ m 이하일 수 있고, 직사각형 또는 정사각형 소자일 수 있다. 직사각형인 경우에는 20X80 μ m 이하의 크기가 될 수 있다.
- [0063] 또한, 한 변의 길이가 10 μ m인 정사각형의 반도체 발광소자(150)를 단위 화소로 이용하여도 디스플레이 장치를 이루기 위한 충분한 밝기가 나타난다. 따라서, 단위 화소의 크기가 한 변이 600 μ m, 나머지 한변이 300 μ m인 직사각형 화소인 경우를 예로 들면, 반도체 발광소자의 거리가 상대적으로 충분히 크게 된다. 따라서, 이러한 경우, HD화질을 가지는 플렉서블 디스플레이 장치를 구현할 수 있게 된다.
- [0064] 상기에서 설명된 반도체 발광소자를 이용한 디스플레이 장치는 새로운 형태의 제조방법에 의하여 제조될 수 있다. 이하, 도 6을 참조하여 상기 제조방법에 대하여 설명한다.
- [0065] 도 6은 본 발명의 반도체 발광소자를 이용한 디스플레이 장치의 제조방법을 나타낸 단면도들이다.
- [0066] 본 도면을 참조하면, 먼저, 보조전극(170) 및 제2전극(140)이 위치한 절연층(160) 상에 전도성 접착층(130)을 형성한다. 제1기판(110)에 절연층(160)이 적층되어 하나의 기판(또는 배선기판)을 형성하며, 상기 배선기판에는 제1전극(120), 보조전극(170) 및 제2전극(140)이 배치된다. 이 경우에, 제1전극(120)과 제2전극(140)은 상호 직교 방향으로 배치될 수 있다. 또한, 플렉서블(flexible) 디스플레이 장치를 구현하기 위하여 제1기판(110) 및 절연층(160)은 각각 유리 또는 폴리이미드(PI)를 포함할 수 있다.
- [0067] 상기 전도성 접착층(130)은 예를 들어, 이방성 전도성 필름에 의하여 구현될 수 있으며, 이를 위하여 절연층(160)이 위치한 기판에 이방성 전도성 필름이 도포될 수 있다.
- [0068] 다음에, 보조전극(170) 및 제2전극(140)들의 위치에 대응하고, 개별 화소를 구성하는 복수의 반도체 발광소자(150)가 위치한 제2기판(112)을 상기 반도체 발광소자(150)가 보조전극(170) 및 제2전극(140)과 대향하도록 배치한다.
- [0069] 이 경우에, 제2기판(112)은 반도체 발광소자(150)를 성장시키는 성장기판으로서, 사파이어(sapphire) 기판 또는

실리콘(silicon) 기판이 될 수 있다.

- [0070] 상기 반도체 발광소자는 웨이퍼(wafer) 단위로 형성될 때, 디스플레이 장치를 이룰 수 있는 간격 및 크기를 가지도록 함으로써, 디스플레이 장치에 효과적으로 이용될 수 있다.
- [0071] 그 다음에, 배선기판과 제2기판(112)을 열압착한다. 예를 들어, 배선기판과 제2기판(112)은 ACF press head 를 적용하여 열압착될 수 있다. 상기 열압착에 의하여 배선기판과 제2기판(112)은 본딩(bonding)된다. 열압착에 의하여 전도성을 갖는 이방성 전도성 필름의 특성에 의해 반도체 발광소자(150)와 보조전극(170) 및 제2전극(140)의 사이의 부분만 전도성을 가지게 되며, 이를 통하여 전극들과 반도체 발광소자(150)는 전기적으로 연결될 수 있다. 이 때에, 반도체 발광소자(150)가 상기 이방성 전도성 필름의 내부로 삽입되며, 이를 통하여 반도체 발광소자(150) 사이에 격벽이 형성될 수 있다.
- [0072] 그 다음에, 상기 제2기판(112)을 제거한다. 예를 들어, 제2기판(112)은 레이저 리프트 오프법(Laser Lift-off, LLO) 또는 화학적 리프트 오프법(Chemical Lift-off, CLO)을 이용하여 제거할 수 있다.
- [0073] 마지막으로, 상기 제2기판(112)을 제거하여 반도체 발광소자들(150)을 외부로 노출시킨다. 필요에 따라, 반도체 발광소자(150)가 결합된 배선기판 상을 실리콘 옥사이드(SiO_x) 등을 코팅하여 투명 절연층(미도시)을 형성할 수 있다.
- [0074] 또한, 상기 반도체 발광소자(150)의 일면에 형광체층을 형성하는 단계를 더 포함할 수 있다. 예를 들어, 반도체 발광소자(150)는 청색(B) 광을 발광하는 청색 반도체 발광소자이고, 이러한 청색(B) 광을 단위 화소의 색상으로 변환시키기 위한 적색 형광체 또는 녹색 형광체가 상기 청색 반도체 발광소자의 일면에 레이어를 형성할 수 있다.
- [0075] 이상에서 설명된 반도체 발광소자를 이용한 디스플레이 장치의 제조방법이나 구조는 여러가지 형태로 변형될 수 있다. 그 예로서, 상기에서 설명된 디스플레이 장치에는 수직형 반도체 발광소자도 적용될 수 있다. 이하, 도 5 및 도 6을 참조하여 수직형 구조에 대하여 설명한다.
- [0076] 또한, 이하 설명되는 변형예 또는 실시예에서는 앞선 예와 동일 또는 유사한 구성에 대해서는 동일, 유사한 참조번호가 부여되고, 그 설명은 처음 설명으로 갈음된다.
- [0077] 도 7은 발명의 반도체 발광소자를 이용한 디스플레이 장치의 다른 일 실시예를 나타내는 사시도이고, 도 8은 도 7의 라인 D-D를 따라 취한 단면도이며, 도 9은 도 8의 수직형 반도체 발광소자를 나타내는 개념도이다.
- [0078] 본 도면들을 참조하면, 디스플레이 장치는 패시브 매트릭스(Passive Matrix, PM) 방식의 수직형 반도체 발광소자를 이용한 디스플레이 장치가 될 수 있다.
- [0079] 상기 디스플레이 장치는 기판(210), 제1전극(220), 전도성 접착층(230), 제2전극(240) 및 복수의 반도체 발광소자(250)를 포함한다.
- [0080] 기판(210)은 제1전극(220)이 배치되는 배선기판으로서, 플렉서블(flexible) 디스플레이 장치를 구현하기 위하여 폴리이미드(PI)를 포함할 수 있다. 이외에도 절연성이 있고, 유연성 있는 재질이면 어느 것이라도 사용 가능할 것이다.
- [0081] 제1전극(220)은 기판(210) 상에 위치하며, 일 방향으로 긴 바(bar) 형태의 전극으로 형성될 수 있다. 상기 제1전극(220)은 데이터 전극의 역할을 하도록 이루어질 수 있다.
- [0082] 전도성 접착층(230)은 제1전극(220)이 위치하는 기판(210)상에 형성된다. 플립 칩 타입(flip chip type)의 발광소자가 적용된 디스플레이 장치와 같이, 전도성 접착층(230)은 이방성 전도성 필름(anisotropy conductive film, ACF), 이방성 전도 페이스트(paste), 전도성 입자를 함유한 솔루션(solution) 등이 될 수 있다. 다만, 본 실시예에서도 이방성 전도성 필름에 의하여 전도성 접착층(230)이 구현되는 경우를 예시한다.
- [0083] 기판(210) 상에 제1전극(220)이 위치하는 상태에서 이방성 전도성 필름을 위치시킨 후에, 반도체 발광소자(250)를 열 및 압력을 가하여 접속시키면, 상기 반도체 발광소자(250)가 제1전극(220)과 전기적으로 연결된다. 이 때, 상기 반도체 발광소자(250)는 제1전극(220) 상에 위치되도록 배치되는 것이 바람직하다.
- [0084] 상기 전기적 연결은 전술한 바와 같이, 이방성 전도성 필름에서 열 및 압력이 가해지면 부분적으로 두께방향으로 전도성을 가지기 때문에 생성된다. 따라서, 이방성 전도성 필름에서는 두께방향으로 전도성을 가지는 부분(231)과 전도성을 가지지 않는 부분(232)으로 구획된다.

- [0085] 또한, 이방성 전도성 필름은 접착 성분을 함유하기 때문에, 전도성 접착층(230)은 반도체 발광소자(250)와 제1전극(220) 사이에서 전기적 연결뿐만 아니라 기계적 결합까지 구현한다.
- [0086] 이와 같이, 반도체 발광소자(250)는 전도성 접착층(230) 상에 위치되며, 이를 통하여 디스플레이 장치에서 개별 화소를 구성한다. 반도체 발광소자(250)는 휘도가 우수하므로, 작은 크기로도 개별 단위 픽셀을 구성할 수 있다. 이와 같은 개별 반도체 발광소자(250)의 크기는 한 변의 길이가 80 μm 이하일 수 있고, 직사각형 또는 정사각형 소자일 수 있다. 직사각형인 경우에는 20X80 μm 이하의 크기가 될 수 있다.
- [0087] 상기 반도체 발광소자(250)는 수직형 구조가 될 수 있다.
- [0088] 수직형 반도체 발광소자들의 사이에는, 제1전극(220)의 길이 방향과 교차하는 방향으로 배치되고, 수직형 반도체 발광소자(250)와 전기적으로 연결된 복수의 제2전극(240)이 위치한다.
- [0089] 도 9를 참조하면, 이러한 수직형 반도체 발광소자는 p형 전극(256), p형 전극(256) 상에 형성된 p형 반도체층(255), p형 반도체층(255) 상에 형성된 활성층(254), 활성층(254) 상에 형성된 n형 반도체층(253) 및 n형 반도체층(253) 상에 형성된 n형 전극(252)을 포함한다. 이 경우, 하부에 위치한 p형 전극(256)은 제1전극(220)과 전도성 접착층(230)에 의하여 전기적으로 연결될 수 있고, 상부에 위치한 n형 전극(252)은 후술하는 제2전극(240)과 전기적으로 연결될 수 있다. 이러한 수직형 반도체 발광소자(250)는 전극을 상/하로 배치할 수 있으므로, 칩 사이즈를 줄일 수 있다는 큰 강점을 가지고 있다.
- [0090] 다시 도 8을 참조하면, 상기 반도체 발광소자(250)의 일면에는 형광체층(280)이 형성될 수 있다. 예를 들어, 반도체 발광소자(250)는 청색(B) 광을 발광하는 청색 반도체 발광소자(251)이고, 이러한 청색(B) 광을 단위 화소의 색상으로 변환시키기 위한 형광체층(280)이 구비될 수 있다. 이 경우에, 형광체층(280)은 개별 화소를 구성하는 적색 형광체(281) 및 녹색 형광체(282) 일 수 있다.
- [0091] 즉, 적색의 단위 화소를 이루는 위치에서, 청색 반도체 발광소자(251) 상에는 청색 광을 적색(R) 광으로 변환시킬 수 있는 적색 형광체(281)가 적층될 수 있고, 녹색의 단위 화소를 이루는 위치에서는, 청색 반도체 발광소자(251) 상에 청색 광을 녹색(G) 광으로 변환시킬 수 있는 녹색 형광체(282)가 적층될 수 있다. 또한, 청색의 단위 화소를 이루는 부분에는 청색 반도체 발광소자(251)만 단독으로 이용될 수 있다. 이 경우, 적색(R), 녹색(G) 및 청색(B)의 단위 화소들이 하나의 화소를 이룰 수 있다.
- [0092] 다만, 본 발명은 반드시 이에 한정되는 것은 아니며, 플립 칩 타입(flip chip type)의 발광 소자가 적용된 디스플레이 장치에서 진술한 바와 같이, 청색, 적색, 녹색을 구현하기 위한 다른 구조가 적용될 수 있다.
- [0093] 다시 본 실시예를 살펴보면, 제2전극(240)은 반도체 발광소자들(250) 사이에 위치하고, 반도체 발광소자들(250)과 전기적으로 연결된다. 예를 들어, 반도체 발광소자들(250)은 복수의 열로 배치되고, 제2전극(240)은 반도체 발광소자들(250)의 열들 사이에 위치할 수 있다.
- [0094] 개별 화소를 이루는 반도체 발광소자(250) 사이의 거리가 충분히 크기 때문에 제2전극(240)은 반도체 발광소자들(250) 사이에 위치될 수 있다.
- [0095] 제2전극(240)은 일 방향으로 긴 바(bar) 형태의 전극으로 형성될 수 있으며, 제1전극과 상호 수직한 방향으로 배치될 수 있다.
- [0096] 또한, 제2전극(240)과 반도체 발광소자(250)는 제2전극(240)에서 돌출된 연결 전극에 의해 전기적으로 연결될 수 있다. 보다 구체적으로, 상기 연결 전극이 반도체 발광소자(250)의 n형 전극이 될 수 있다. 예를 들어, n형 전극은 오믹(ohmic) 접촉을 위한 오믹 전극으로 형성되며, 상기 제2전극은 인쇄 또는 증착에 의하여 오믹 전극의 적어도 일부를 덮게 된다. 이를 통하여 제2전극(240)과 반도체 발광소자(250)의 n형 전극이 전기적으로 연결될 수 있다.
- [0097] 도시에 의하면, 상기 제2전극(240)은 전도성 접착층(230) 상에 위치될 수 있다. 경우에 따라, 반도체 발광소자(250)가 형성된 기판(210) 상에 실리콘 옥사이드(SiO_x) 등을 포함하는 투명 절연층(미도시)이 형성될 수 있다. 투명 절연층이 형성된 후에 제2전극(240)을 위치시킬 경우, 상기 제2전극(240)은 투명 절연층 상에 위치하게 된다. 또한, 제2전극(240)은 전도성 접착층(230) 또는 투명 절연층에 이격되어 형성될 수도 있다.
- [0098] 만약 반도체 발광소자(250) 상에 제2전극(240)을 위치시키기 위하여는 ITO(Indium Tin Oxide)와 같은 투명 전극을 사용한다면, ITO 물질은 n형 반도체층과는 접착성이 좋지 않은 문제가 있다. 따라서, 본 발명은 반도체 발광소자(250) 사이에 제2전극(240)을 위치시킴으로써, ITO와 같은 투명 전극을 사용하지 않아도 되는 이점이 있다.

따라서, 투명한 재료 선택에 구속되지 않고, n형 반도체층과 접착성이 좋은 전도성 물질을 수평 전극으로 사용하여 광추출 효율을 향상시킬 수 있다.

- [0099] 도시에 의하면, 반도체 발광소자(250) 사이에는 격벽(290)이 위치할 수 있다. 즉, 개별 화소를 이루는 반도체 발광소자(250)를 격리시키기 위하여 수직형 반도체 발광소자(250) 사이에는 격벽(290)이 배치될 수 있다. 이 경우, 격벽(290)은 개별 단위 화소를 서로 분리하는 역할을 할 수 있으며, 상기 전도성 접착층(230)과 일체로 형성될 수 있다. 예를 들어, 이방성 전도성 필름에 반도체 발광소자(250)가 삽입됨에 의하여 이방성 전도성 필름의 베이스부재가 상기 격벽을 형성할 수 있다.
- [0100] 또한, 상기 이방성 전도성 필름의 베이스 부재가 블랙이면, 별도의 블랙 절연체가 없어도 상기 격벽(290)이 반사 특성을 가지는 동시에 대비비(contrast)가 증가될 수 있다.
- [0101] 다른 예로서, 상기 격벽(190)으로서, 반사성 격벽이 별도로 구비될 수 있다. 격벽(290)은 디스플레이 장치의 목적에 따라 블랙(Black) 또는 화이트(White) 절연체를 포함할 수 있다.
- [0102] 만일 제2전극(240)이 반도체 발광소자(250) 사이의 전도성 접착층(230) 상에 바로 위치한 경우, 격벽(290)은 수직형 반도체 발광소자(250) 및 제2전극(240)의 사이사이에 위치될 수 있다. 따라서, 반도체 발광소자(250)를 이용하여 작은 크기로도 개별 단위 픽셀을 구성할 수 있고, 반도체 발광소자(250)의 거리가 상대적으로 충분히 크게 되어 제2전극(240)을 반도체 발광소자(250) 사이에 위치시킬 수 있고, HD 화질을 가지는 플렉서블 디스플레이 장치를 구현할 수 있는 효과가 있게 된다.
- [0103] 또한, 도시에 의하면, 대비비(contrast) 향상을 위하여 각각의 형광체 사이에는 블랙 매트릭스(291)가 배치될 수 있다. 즉, 이러한 블랙 매트릭스(291)는 명암의 대조를 향상시킬 수 있다.
- [0104] 상기 설명과 같이, 반도체 발광소자(250)는 전도성 접착층(230) 상에 위치되며, 이를 통하여 디스플레이 장치에서 개별 화소를 구성한다. 반도체 발광소자(250)는 휘도가 우수하므로, 작은 크기로도 개별 단위 픽셀을 구성할 수 있다. 따라서, 반도체 발광소자에 의하여 적색(R), 녹색(G) 및 청색(B)의 단위 화소들이 하나의 화소를 이루는 풀 칼라 디스플레이가 구현될 수 있다.
- [0105] 한편, 도 1 내지 9에서 설명한 디스플레이 장치에 구비된 반도체 발광소자들은 웨이퍼 상에 형성된다. 구체적으로, 웨이퍼 상에 도전형 반도체층이 순차적으로 적층된 후, 아이솔레이션 공정 및 메사 공정을 통해 개별 반도체 발광소자로 제조된다. 이하, 도 4에서 설명한 플립 칩 타입의 반도체 발광소자의 제조 방법에 대하여 구체적으로 설명한다. 다만, 본 발명은 플립 칩 타입에만 적용되지 않고, 도 9에서 설명한 수직형 반도체 발광소자에도 적용될 수 있다.
- [0106] 구체적으로, 성장기판(웨이퍼)은 광 투과적 성질을 가지는 재질, 예를 들어 사파이어(Al₂O₃), GaN, ZnO, AlO 중 어느 하나를 포함하여 형성될 수 있으나, 이에 한정하지는 않는다. 또한, 성장기판은 반도체 물질 성장에 적합한 물질, 캐리어 웨이퍼로 형성될 수 있다. 열 전도성이 뛰어난 물질로 형성될 수 있으며, 전도성 기판 또는 절연성 기판을 포함하여 예를 들어, 사파이어(Al₂O₃) 기판에 비해 열전도성이 큰 SiC 기판 또는 Si, GaAs, GaP, InP, Ga₂O₃ 중 적어도 하나를 사용할 수 있다.
- [0107] 다음으로, 제1도전형 반도체층, 활성층 및 제2 도전형 반도체층의 적어도 일부를 제거하여 복수의 반도체 발광소자의 에피칩을 형성한다.
- [0108] 보다 구체적으로, 복수의 발광소자들이 에피칩으로 어레이를 형성하도록, 아이솔레이션(isolation)을 수행한다. 즉, 제1도전형 반도체층, 활성층 및 제2 도전형 반도체층을 수직방향으로 식각하여 복수의 반도체 발광소자를 형성한다.
- [0109] 이 단계에서 상기 활성층 및 제2 도전형 반도체층은 수직방향으로 일부가 제거되어, 상기 제1도전형 반도체층이 외부로 노출되는 메사 공정과, 이후에 제1도전형 반도체층을 식각하여 복수의 반도체 발광소자 어레이를 형성하는 아이솔레이션(isolation)이 수행된다. 이 경우에, 상기 반도체 발광소자는 100um이하의 크기로 아이솔레이션될 수 있다.
- [0110] 다음으로, 상기 제2도전형 반도체층의 일면 상에 제2도전형 전극(256, 또는 p형 전극)을 형성한다. 상기 제2도전형 전극은 스퍼터링 등의 증착 방법으로 형성될 수 있으나, 본 발명은 반드시 이에 한정되는 것은 아니다. 다만, 상기 제1도전형 반도체층과 제2도전형 반도체층이 각각 n형 반도체층과 p형 반도체층인 경우에는, 상기 제2도전형 전극은 n형 전극이 되는 것도 가능하다.

- [0111] 상기 제1 및 제2도전형 반도체층, 활성층 각각은 일정한 구조의 결정 격자들이 반복되어 있는 형태를 가진다. 상기 제1 및 제2도전형 반도체층, 활성층 각각을 이루는 결정 격자들이 구조가 서로 다를 수 있다. 이 때문에, 상술한 아이솔레이션 공정 또는 메사 공정 시 상기 제1 및 제2도전형 반도체층, 활성층 중 적어도 하나가 파손되는 문제가 발생할 수 있다. 특히, 활성층의 일부라도 파손되는 경우, 반도체 발광소자는 발광능력을 잃게 된다.
- [0112] 종래에는 반도체 발광소자가 일정 확률로 파손되는 문제를 해결하기 위해, 각 서브 픽셀 별로 복수의 반도체 발광소자를 배치하였다. 이를 통해, 서브 픽셀에 포함된 어느 하나의 반도체 발광소자가 발광능력을 잃더라도 다른 반도체 발광소자들이 서브 픽셀의 기능을 수행할 수 있도록 하였다.
- [0113] 하지만, 상술한 해결 방식은 반도체 발광소자들 간의 간격이 매우 작은 고해상도 디스플레이에는 적용하기 어려워진다. 본 발명은 반도체 발광소자 간의 간격을 최소화함과 동시에, 반도체 발광소자가 일정 확률로 파손되는 것을 방지하기 위한 구조를 제공한다.
- [0114] 이하, 본 발명에 따른 반도체 발광소자의 구조에 대하여 구체적으로 설명한다.
- [0115] 도 10은 본 발명의 일 실시 예에 따른 반도체 발광소자의 단면도이고, 도 11 및 12는 본 발명에 따른 반도체 발광소자의 평면도이다.
- [0116] 도 10을 참조하면, 본 발명의 일 실시 예에 따른 반도체 발광소자는 제1도전형 반도체층(353), 상기 제1도전형 반도체층(353) 상에 형성되는 제2도전형 반도체층(355) 및 상기 제1 및 제2도전형 반도체층 사이에 형성되는 활성층(354)을 포함한다.
- [0117] 여기서, 상기 복수의 반도체 발광소자들 각각에 서로 이격된 복수의 활성층이 형성되도록, 상기 제2도전형 반도체층(355)은 상기 제1도전형 반도체층(353) 상에 복수개 형성된다.
- [0118] 즉, 상기 제1도전형 반도체층(353) 상에는 서로 이격된 복수의 제2도전형 반도체층이 배치된다. 상기 제1도전형 반도체층(353)과 복수의 제2도전형 반도체층 각각이 오버랩 되는 위치에 활성층이 형성된다. 이에 따라, 하나의 반도체 발광소자는 복수의 제2도전형 반도체층 및 복수의 활성층을 포함하게 된다.
- [0119] 상기 제1도전형 반도체층(352)의 일면에는 제1도전형 전극(352)이 형성되고, 상기 복수의 제2도전형 반도체층 각각에는 제2도전형 전극이 배치된다. 이를 통해, 상기 복수의 제2도전형 반도체층 각각에는 전압이 인가된다. 상기 복수의 제2도전형 반도체층 각각에 전압을 인가하기 위한 구조는 후술한다.
- [0120] 본 발명에 따른 반도체 발광소자는 다양한 형태로 구현될 수 있다. 구체적으로, 도 10에 도시된 바와 같이, 제1 및 제2도전형 반도체층은 일 방향을 따라 번갈아 가며 배치될 수 있다. 이러한 경우, 반도체 발광소자는 바 형태를 가지게 된다.
- [0121] 이와 달리, 도 11을 참조하면, 반도체 발광소자(400)는 가로 또는 세로 길이가 동일하거나, 거의 차이가 없는 형태로 이루어질 수 있다. 제1도전형 반도체층(453)의 일면 상에는 제1도전형 전극(452)이 배치된다. 상기 일면 중 상기 제1도전형 전극(452)이 배치된 영역을 제외한 영역에 제2도전형 반도체층이 형성될 수 있다. 상기 제1도전형 반도체층(453)과 상기 제2도전형 반도체층(455)이 오버랩되는 영역에 활성층이 형성되므로, 상기 제1도전형 반도체층(453)과 상기 제2도전형 반도체층(455)이 오버랩되는 면적은 최대화되는 것이 바람직하다.
- [0122] 한편, 상기 제2도전형 반도체층은 반드시 두 개일 필요는 없다. 하나의 반도체 발광소자에는 상기 제2도전형 반도체층이 3개 이상 형성될 수 있다. 예를 들어 도 12를 참조하면, 반도체 발광소자(500)에 포함된 제1도전형 반도체층(553)의 일면에는 세 개의 제2도전형 반도체층(555a 내지 555c)이 형성될 수 있다. 상기 세 개의 제2도전형 반도체층(555a 내지 555c) 각각에는 서로 다른 제2도전형 전극(556a 내지 556c)이 배치될 수 있다.
- [0123] 상술한 바와 같이, 본 발명에 따른 반도체 발광소자는 복수의 제2도전형 반도체층 및 복수의 활성층을 포함한다. 이 경우, 서로 이격된 활성층 중 어느 하나가 파손되더라도, 나머지 활성층은 발광 능력을 유지한다. 이를 통해, 본 발명은 단일 서브 픽셀에 복수의 반도체 발광소자를 배치하지 않고도, 반도체 발광소자가 일정 확률로 파손되는 문제를 해결할 수 있게 된다.
- [0124] 이하, 본 발명에 따른 반도체 발광소자에 전압을 인가하기 위한 구조에 대하여 설명한다.
- [0125] 도 13은 본 발명의 반도체 발광소자와 배선 전극이 연결된 모습을 나타내는 개념도이다.
- [0126] 기판에는 복수의 전극라인이 배치된다. 구체적으로, 기판에는 제1 및 제2도전형 전극 중 어느 하나와 전기적으

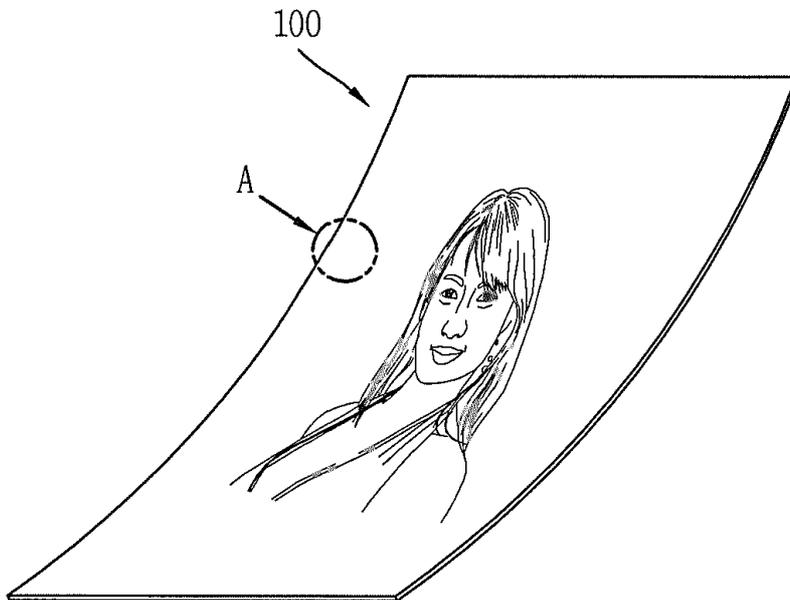
로 연결되는 제1전극 라인 및 제1 및 제2도전형 전극 중 다른 하나와 전기적으로 연결되는 제2전극 라인이 배치된다. 본 명세서에서는 제1전극라인이 제2도전형 전극과 연결되고, 제2전극라인이 제1도전형 전극과 연결되는 실시 예에 대하여 설명하나, 이에 한정되지 않는다.

- [0127] 도 13에 도시된 기판에는 제1전극라인(320) 및 제2전극라인(340)이 형성된다. 제1 및 제2전극라인(320 및 340)은 서로 다른 평면 상에 형성된다. 구체적으로, 제1전극라인(320)은 상기 제2전극라인(340)보다 하측에 형성된다.
- [0128] 도 13은 도 1 내지 9에서 설명한 반도체 발광소자, 도 10 및 12에서 설명한 반도체 발광소자들이 배선 전극과 연결되는 모습을 나타낸다. 도 1 내지 9에서 설명한 반도체 발광소자는 제1도전형 전극(252) 및 제2도전형 전극(352)을 구비한다. 제1도전형 전극은 보조 전극(342)을 통해 제2전극라인과 전기적으로 연결되고, 제2도전형 전극은 보조 전극(370) 및 비아홀(371)을 통해 제1전극라인과 전기적으로 연결된다.
- [0129] 한편, 본 발명의 일 실시 예에 따른 반도체 발광소자들은 복수의 제2도전형 반도체층을 포함하고, 상기 제2도전형 반도체층 상에 형성되는 제2도전형 전극들 각각은 복수의 전극라인들 중 어느 하나와 전기적으로 연결된다.
- [0130] 도 10에서 설명한 반도체 발광소자(300)를 참조하면, 상기 복수의 제2도전형 반도체층 각각은 서로 다른 전극라인과 전기적으로 연결된다. 구체적으로, 반도체 발광소자(300)에 포함된 복수의 제2도전형 전극들(356a 및 356b) 중 어느 하나(356a)는 보조 전극(370a)과 제1비아홀(370a)을 통해 복수의 제1전극라인(320a 및 320b) 중 어느 하나(320a)와 전기적으로 연결된다. 복수의 제2도전형 전극들(356a 및 356b) 중 다른 하나(356b)는 보조 전극(370b)과 제1비아홀(370b)을 통해 복수의 제1전극라인(320a 및 320b) 중 다른 하나(320b)와 전기적으로 연결된다. 한편, 하나의 제1도전형 전극(352)은 보조 전극(342)을 통해 제2전극라인(340)과 전기적으로 연결된다.
- [0131] 한편, 도 11에서 설명한 반도체 발광소자(400)를 참조하면, 상기 복수의 제2도전형 반도체층 각각은 서로 다른 전극라인과 전기적으로 연결된다. 구체적으로, 반도체 발광소자(400)에 포함된 복수의 제2도전형 전극들(456a 및 456b) 중 어느 하나(456a)는 보조 전극(370a)과 제1비아홀(370a)을 통해 복수의 제1전극라인(320a 및 320b) 중 어느 하나(320a)와 전기적으로 연결된다. 복수의 제2도전형 전극들(456a 및 456b) 중 다른 하나(456b)는 보조 전극(370b)과 제1비아홀(370b)을 통해 복수의 제1전극라인(320a 및 320b) 중 다른 하나(320b)와 전기적으로 연결된다. 한편, 하나의 제1도전형 전극(452)은 보조 전극(342)을 통해 제2전극라인(340)과 전기적으로 연결된다.
- [0132] 상술한 바와 같이, 본 발명은 복수의 제2도전형 반도체층 각각은 서로 다른 전극라인과 전기적으로 연결되도록 함으로써, 반도체 발광소자에 구비된 복수의 활성층 중 어느 하나가 파손되더라도 나머지 활성층을 통해 발광될 수 있도록 한다.
- [0133] 한편, 도시되지 않았지만, 단일 반도체 발광소자에 구비된 복수의 제2도전형 반도체층은 동일한 전극라인에 병렬로 연결될 수 있다. 이 경우, 제1 및 제2전극라인에 전압을 인가하였을 때, 반도체 발광소자 전체에 흐르는 전류의 크기는 항상 일정하게 유지된다. 도 10에서 설명한 반도체 발광소자를 예로 들면, 두 개의 활성층이 모두 파손되지 않은 상태에서 제1 및 제2전극라인에 전압을 인가하는 경우, 반도체 발광소자 전체에 흐르는 전류는 두 개의 제2도전형 반도체층 각각으로 분산되어 흐른다. 반도체 발광소자 하나에서 요구되는 광량을 100이라 가정하였을 때, 두 개의 활성층 각각에서 발광되는 광량은 50이 된다.
- [0134] 만약, 두 개의 활성층 중 어느 하나가 파손되는 경우, 반도체 발광소자 전체에 흐르는 전류는 두 개의 제2도전형 반도체층 중 파손되지 않은 활성층과 오버랩되는 도전형 반도체층을 통해서만 흐르게 된다. 반도체 발광소자 하나에서 요구되는 광량을 100이라 가정하였을 때, 파손되지 않은 활성층에서 발광되는 광량은 100이 된다.
- [0135] 이를 통해, 본 발명은 복수의 활성층 중 일부가 파손되는 경우, 별도의 제어 및 수리를 수행하지 않고도, 반도체 발광소자 본래의 광량을 유지할 수 있도록 한다.
- [0136] 도 14을 참조하면, 상술한 플립 칩 형태의 반도체 발광소자는 다양한 형태로 구현될 수 있다. 구체적으로, 반도체 발광소자는 사각형 형태(a, c, e)로 형성되어 사각 평면을 최대한으로 활용하는 범위에서 p형 및 n형 전극이 형성될 수 있다. 한편, 이에 한정되지 않고, 반도체 발광소자는 바 형태(b), 육각형 형태(d), 원 형태(f) 등, 다양한 형태로 구현될 수 있다. 도 14에서 제1도전형 반도체층은 n형 반도체층으로 도시되고, 제2도전형 반도체층은 p형 반도체층으로 도시되었으나, 이에 한정되지 않는다.
- [0137] 한편, 본 발명은 수직형 반도체 발광소자에도 적용될 수 있다. 이하, 복수의 활성층을 포함하는 수직형 반도체 발광소자에 대하여 설명한다.

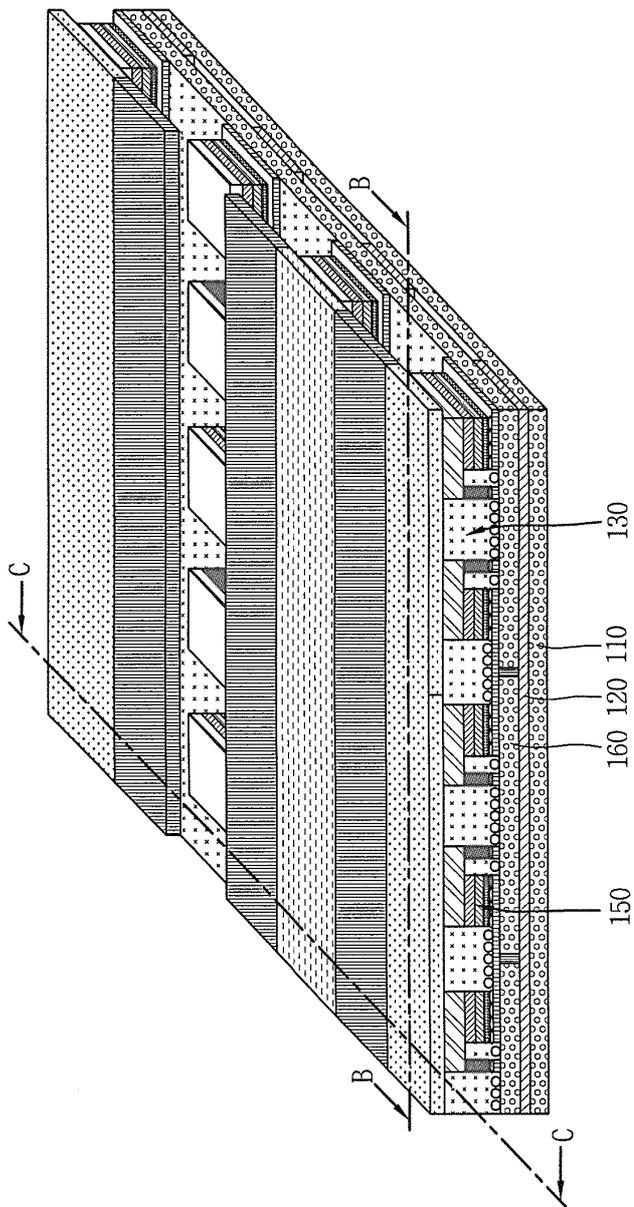
- [0138] 도 15는 복수의 활성층을 포함하는 수직형 반도체 발광소자를 나타내는 개념도이다.
- [0139] 도 15를 참조하면, 복수의 제2도전형 반도체층(655a 및 655b)은 제1도전형 반도체층(653)의 양면 중 어느 한 면에 배치되고, 제1도전형 전극(652)은 상기 제1도전형 반도체층(653)의 양면 중 상기 복수의 제2도전형 반도체층(655a 및 655b)이 배치된 어느 한 면과 다른 한 면에 배치될 수 있다. 이에 따라, 제1도전형 전극(652)과 복수의 제2도전형 전극(656a 및 656b)는 서로 반대 방향을 향하도록 배치된다.
- [0140] 이에 따라, 하나의 수직형 반도체 발광소자에는 복수의 활성층(654a 및 654b)가 형성되며, 복수의 활성층 중 어느 하나가 파손되더라도 나머지 활성층을 통해 발광된다.
- [0141] 수직형 반도체 발광소자는 도 15의 (b)와 같이 원형으로 구현되거나, 도 15의 (c)와 같이 사각형 형태로 구현될 수 있다. 반도체 발광소자의 일 면에는 복수의 p형 전극이 배치될 수 있다. 도 15에서 제1도전형 반도체층은 n형 반도체층으로 도시되고, 제2도전형 반도체층은 p형 반도체층으로 도시되었으나, 이에 한정되지 않는다.
- [0142] 상술한 바와 같이, 본 발명에 따른 반도체 발광소자는 복수의 발광영역을 포함하기 때문에, 일부 발광 영역의 발광 능력이 상실되더라도, 반도체 발광소자의 발광능력을 유지할 수 있게 된다. 이에 따라, 반도체 발광소자의 파손에 대비하여 서브 픽셀 별로 복수의 반도체 발광소자를 배치할 필요가 없게 된다. 이를 통해, 본 발명은 반도체 발광소자 간의 간격이 매우 작은 고해상도 디스플레이를 구현할 수 있게 된다.
- [0143] 이상에서 설명한 반도체 발광소자를 이용한 디스플레이 장치는 위에서 설명된 실시예들의 구성과 방법에 한정되는 것이 아니라, 상기 실시예들은 다양한 변형이 이루어질 수 있도록 각 실시예들의 전부 또는 일부가 선택적으로 조합되어 구성될 수도 있다.

도면

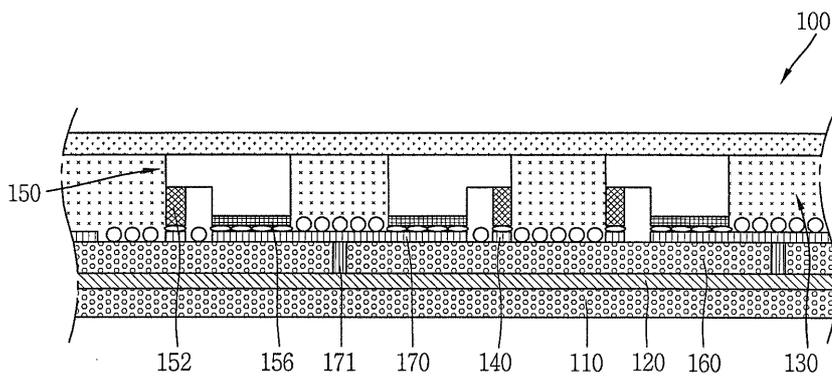
도면1



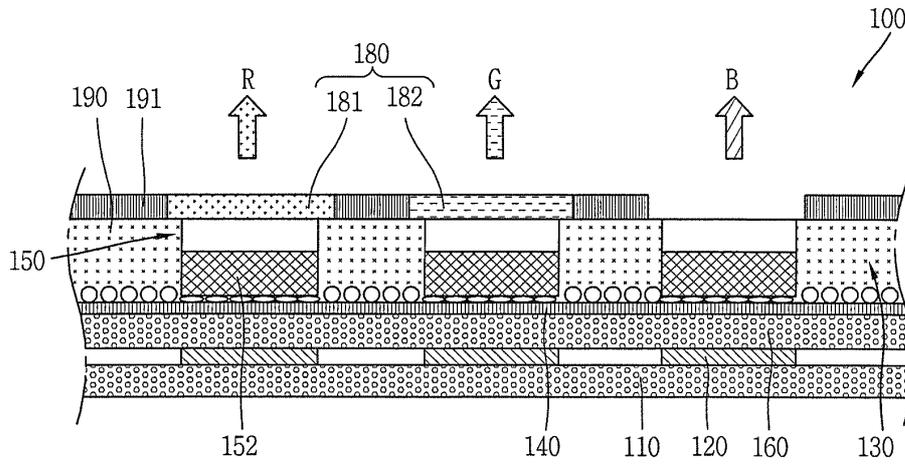
도면2



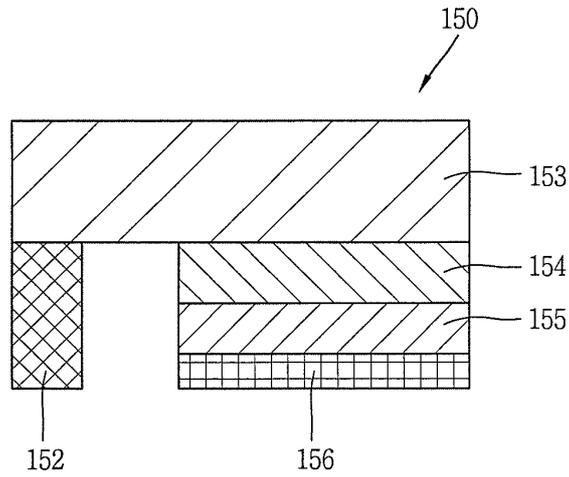
도면3a



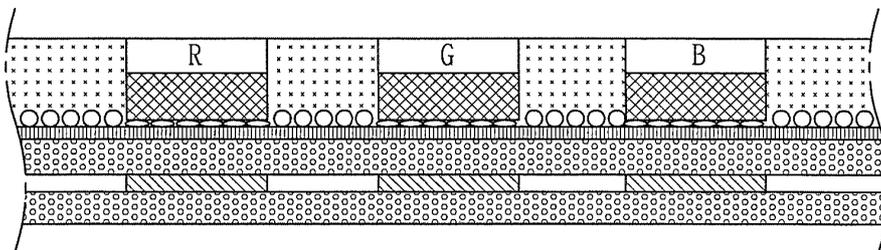
도면3b



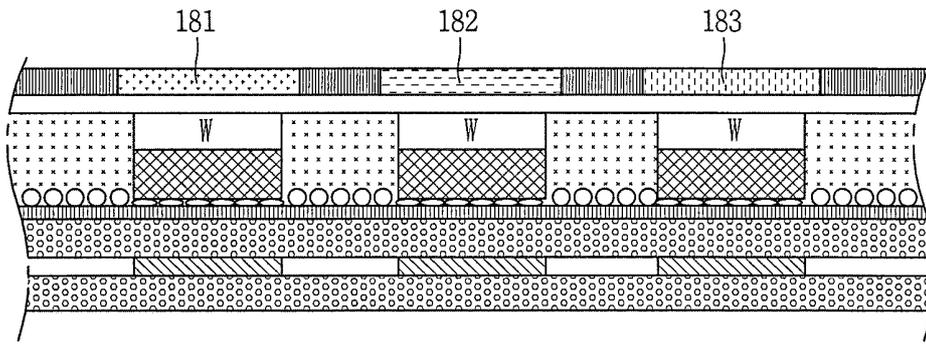
도면4



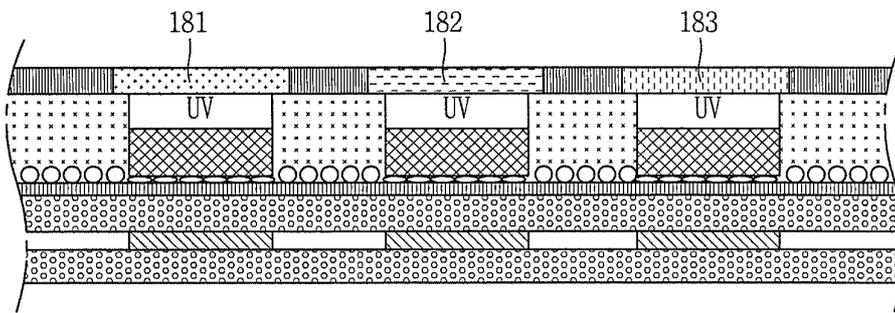
도면5a



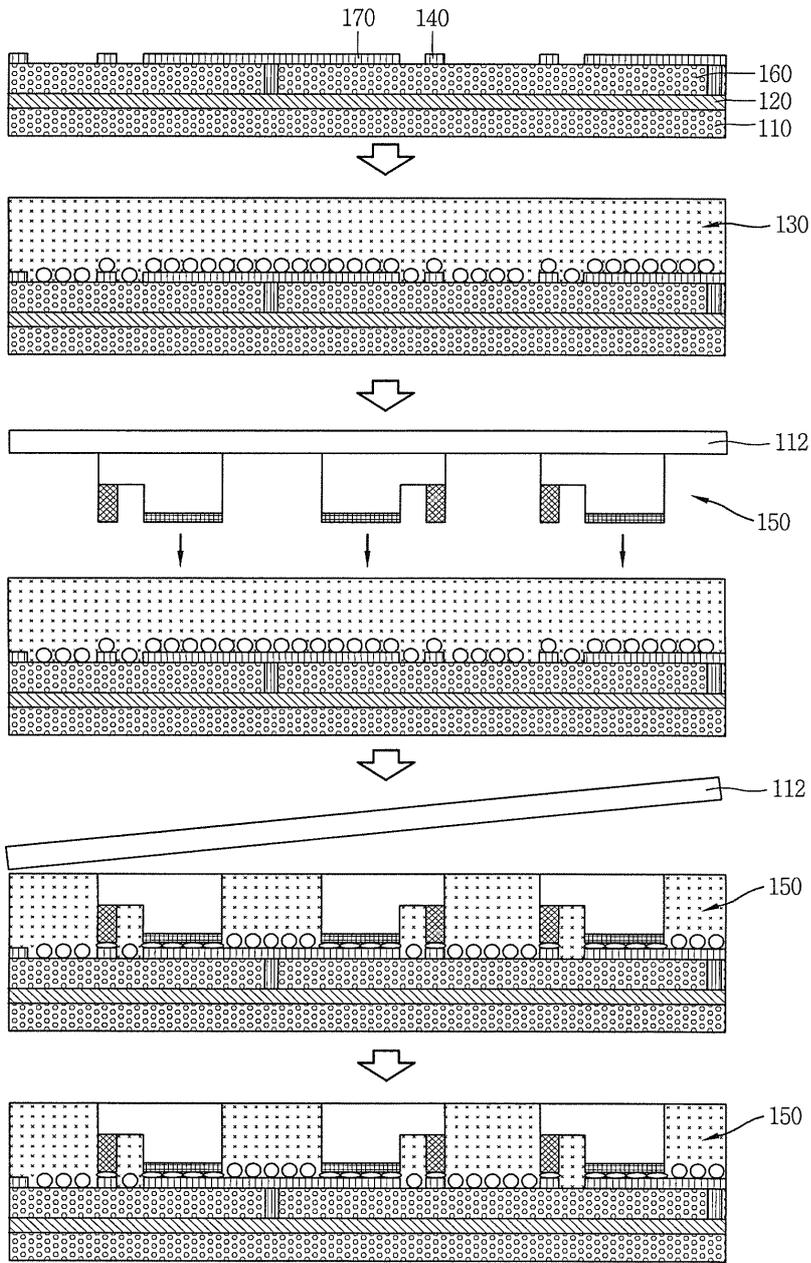
도면5b



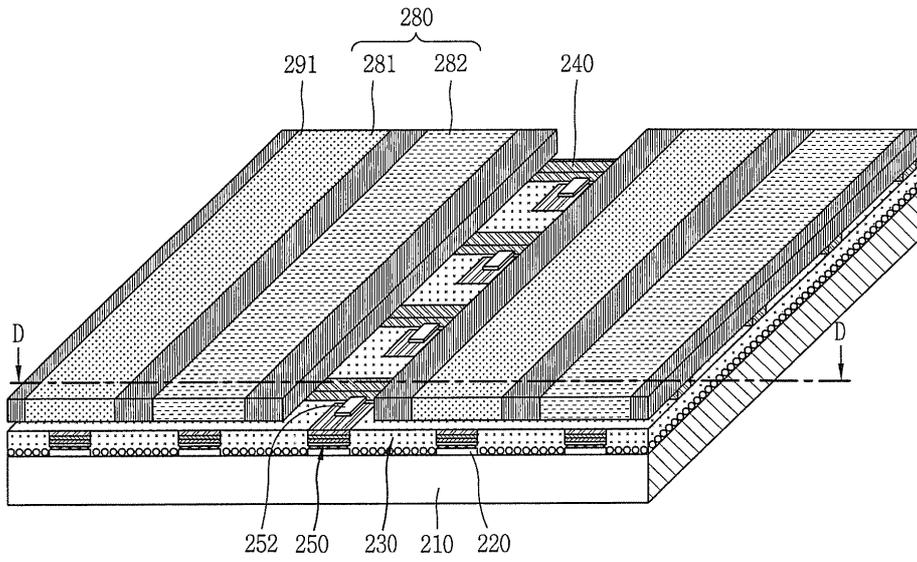
도면5c



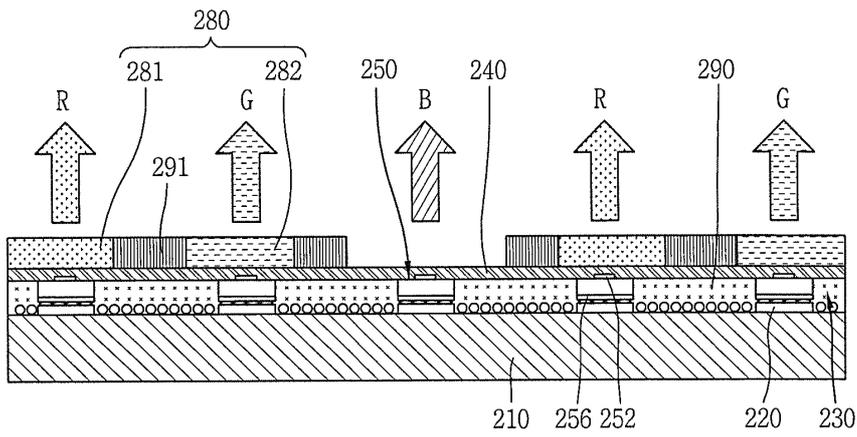
도면6



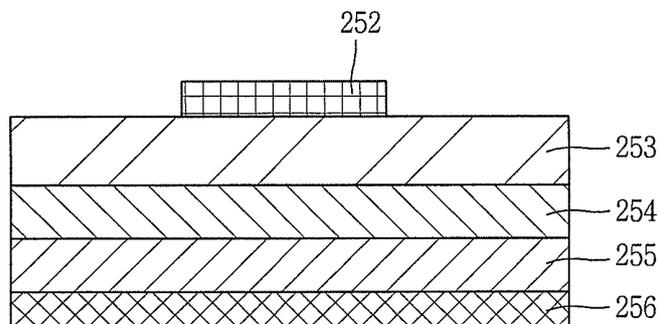
도면7



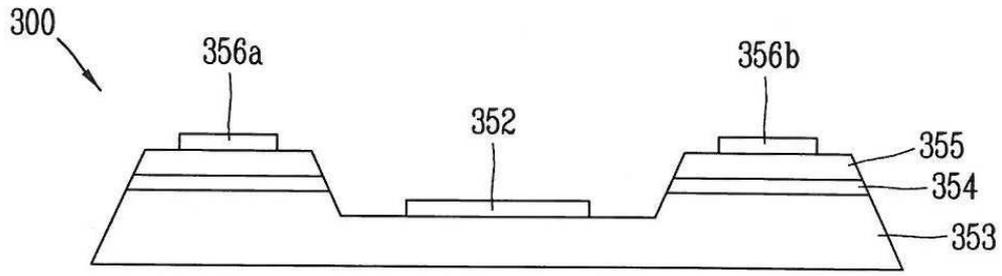
도면8



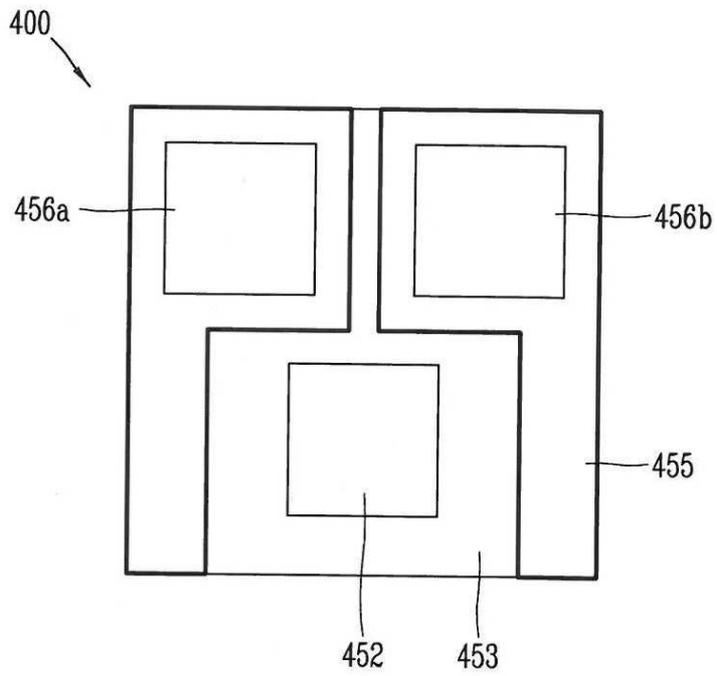
도면9



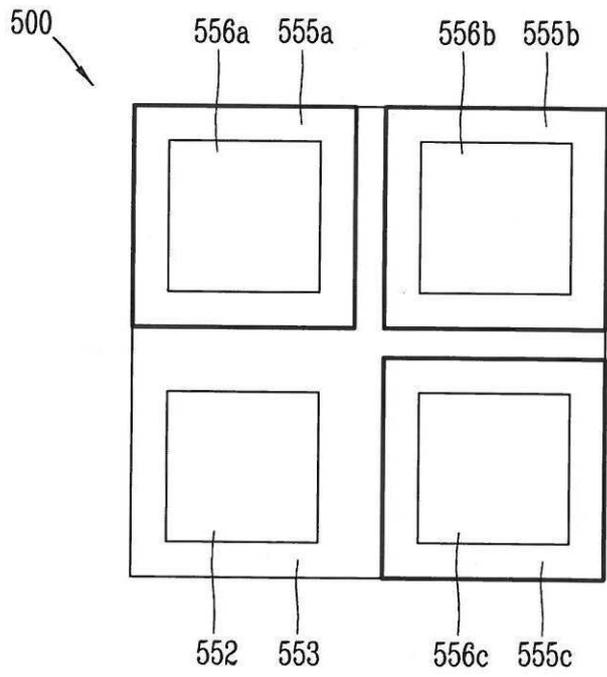
도면10



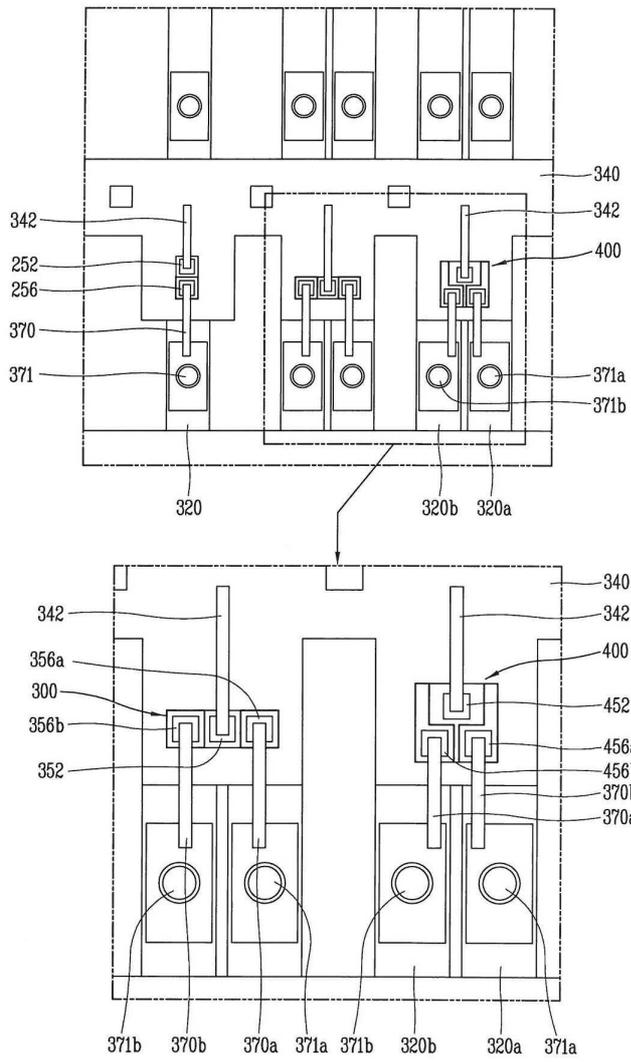
도면11



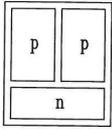
도면12



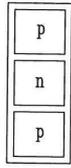
도면13



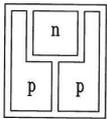
도면14



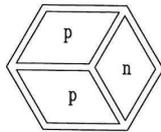
(a)



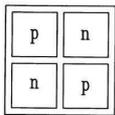
(b)



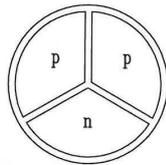
(c)



(d)

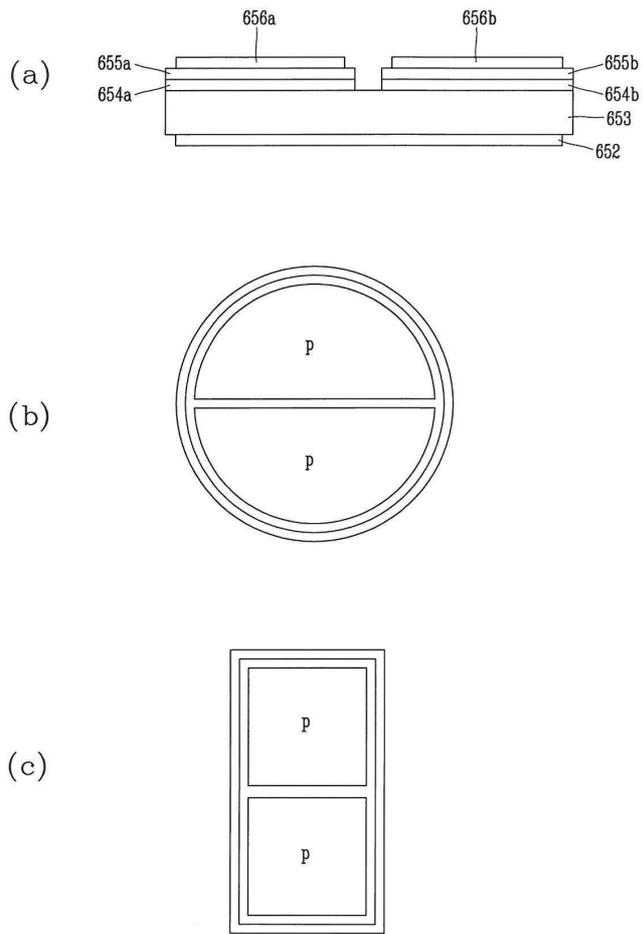


(e)



(f)

도면15



专利名称(译)	使用微型LED的显示装置		
公开(公告)号	KR1020200026677A	公开(公告)日	2020-03-11
申请号	KR1020190073649	申请日	2019-06-20
申请(专利权)人(译)	LG电子公司		
[标]发明人	최환준 이용한		
发明人	최환준 이용한		
IPC分类号	H01L27/15 H01L33/08 H01L33/36 H01L33/48		
CPC分类号	H01L27/156 G09F9/33 H01L33/08 H01L33/36 H01L33/48		
代理人(译)	박장원		
外部链接	Espacenet		

摘要(译)

本发明提供一种显示装置,其包括:基板,其包括多条电极线;和多个发光元件,其设置在基板上并与电极线电连接。多个半导体发光元件中的每个包括第一导电类型半导体层,形成在第一导电类型半导体层上的第二导电类型半导体层,以及形成在第一导电类型半导体层和第二导电类型半导体层之间的有源层。在第一导电类型半导体层上形成多个第二导电类型半导体层,以在多个半导体发光元件中的每个上形成彼此间隔开的多个有源层。根据本发明,即使损失一部分发光区域的发光容量,也可以维持半导体发光元件的发光容量。

